

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-135595

(43)Date of publication of application : 22.05.1998

(51)Int.CI.

H05K 1/11

H05K 3/00

H05K 3/40

(21)Application number : 08-290659

(71)Applicant : KYOCERA CORP

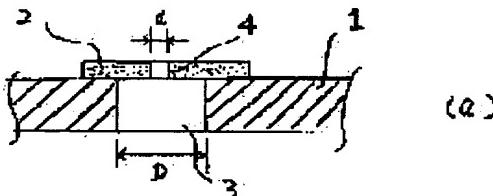
(22)Date of filing : 31.10.1996

(72)Inventor : TATENO SHUICHI
HAYASHI KATSURA
IINO YUJI
SASAMORI RIICHI

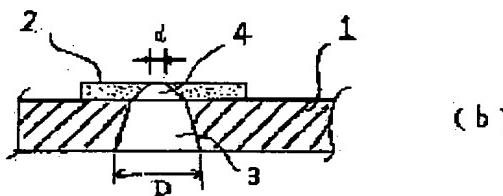
(54) CIRCUIT SUBSTRATE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To make feasible the manufacture of a viahole conductor with is high conductivity stably sustained also in high reliability, while suppressing the development of defective product in the circuit substrate having the viahole conductor filled up with a conductive material.



SOLUTION: A circuit substrate 1 is provided with an insulating substrate 1 containing organic resin, a conductor circuit 2 formed on the surface of the substrate 1 and a viahole 3 filled up with a conductive material to be electrically connected to the conductor circuit 2 on a specific position of the surface of the substrate 1. In such a constitution, a through hole 4 in smaller diameter than that of the viahole conductor and communicated with the viahole 3 is formed on the connecting position of the viahole 3 in the conductor circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(51) Int. C1. 6

H 05 K 1/11
3/00
3/40

識別記号

F I

H 05 K 1/11
3/00
3/40N
N
K

審査請求 未請求 請求項の数 4

O L

(全 6 頁)

(21)出願番号 特願平8-290659

(22)出願日 平成8年(1996)10月31日

(71)出願人 000006633

京セラ株式会社
京都府京都市山科区東野北井ノ上町5番地
の22(72)発明者 立野 周一
鹿児島県国分市山下町1-4 京セラ株式会
社総合研究所内(72)発明者 林 桂
鹿児島県国分市山下町1-4 京セラ株式会
社総合研究所内

(74)代理人 弁理士 鈴木 郁男

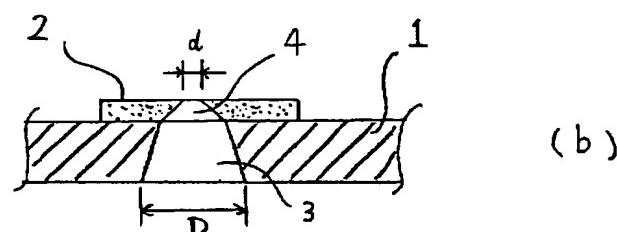
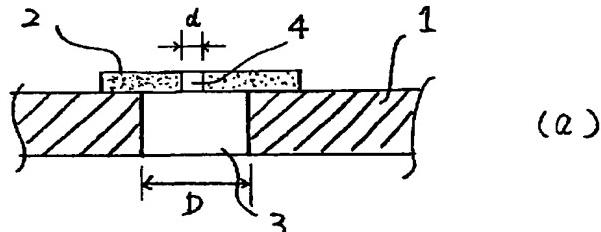
最終頁に続く

(54)【発明の名称】回路基板及びその製造方法

(57)【要約】

【課題】 バイヤホール内に導電性材料が充填されたバイヤホール導体を有する回路基板において、バイヤホール導体の高導電性が安定に保持され、信頼性が高く、しかも不良品の発生を抑制して製造することが可能な回路基板及びその製造方法を提供することにある。

【解決手段】 有機樹脂を含有する絶縁性基板と、該基板表面に形成された導体回路と、該絶縁性基板の所定位に、導体材料が充填され、前記導体回路と電気的に接続されたバイヤホール導体とを具備している回路基板において、前記導体回路の前記バイヤホール導体との接続箇所に、バイヤホール導体よりも小径で且つ前記バイヤホールに連通する貫通孔が形成されていることを特徴とする。



【特許請求の範囲】

【請求項1】 有機樹脂を含有する絶縁性基板と、該基板表面に形成された導体回路と、該絶縁性基板の所定位置に、導体材料が充填され、前記導体回路と電気的に接続されたバイヤホール導体とを具備している回路基板において、前記導体回路の前記バイヤホール導体との接続箇所に、バイヤホール導体よりも小径で且つ前記バイヤホールに連通する貫通孔が形成されていることを特徴とする回路基板。

【請求項2】 前記貫通孔の最小径が前記バイヤホールの平均径の1乃至50%に設定されている請求項1に記載の回路基板。

【請求項3】 有機樹脂を含有する絶縁性基板表面に導体回路を形成し、該絶縁性基板の所定位置にバイヤホールを形成し、さらに前記導体回路の前記バイヤホールとの接続箇所に、前記バイヤホールよりも小径で且つ前記バイヤホールに連通する貫通孔を形成し、次いで前記バイヤホール内に導電性材料を充填することを特徴とする回路基板の製造方法。

【請求項4】 前記バイヤホール及び前記貫通孔をレーザ光の照射によって形成する請求項3記載の回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、樹脂製の絶縁性基板上に導体回路が形成されてなる回路基板及びその製造方法に関するものであり、特に絶縁性基板に形成されたバイヤホールに導電性材料を充填したバイヤホール導体を具備する回路基板及びその製造方法に関する。

【0002】

【従来の技術】 プリント基板などの有機樹脂を含む絶縁性基板上に所定パターンの導体回路を有する多層回路基板は、絶縁性基板にバイヤホールが形成されており、このバイヤホールに導電性を持たせることにより、多層化させた時に層間が導通する構造となっている。従って、このような回路基板は、高密度配線や高密度実装に適しており、各種の電子機器等に使用されるに至っている。然しながら、電子機器の小型化、多様化に伴い、より一層の高密度配線や高密度実装が要求されており、さらに今後は、半導体ペアチップや挿ピッチ半導体ICの実装基板として、このような要求は益々高まることが予想される。

【0003】 ところで、上記の回路基板において、バイヤホールの形成は、ドリル加工やパンチング加工によって行われていたが、配線構造の微細化に伴ってバイヤホールの小径化が必要となり、微細加工性に優れたレーザ加工が注目されている。またバイヤホールに導電性を持たせる手段としては、従来は、該ホールの内壁に導電性材料をメッキする方法が採用されていたが、バイヤホー

ルの小径化に伴って、バイヤホール中に導電性材料を充填する方法が採用されつつある。

【0004】

【発明が解決しようとする課題】 然しながら、絶縁性基板のバイヤホール中に導体インクなどの導電性材料を充填したバイヤホール導体を有する回路基板では、バイヤホール導体内にガスや空気などがトラップされてしまい、導体回路との接続不良が発生し、層間の接続信頼性が低いばかりか、回路基板の製造にあたって不良品の発生率も高いという問題があった。この傾向は、バイヤホールが小径になるほど顕著である。そのために従来は、絶縁性基板にバイヤホールを形成し、このバイヤホールに導電性材料を充填してバイヤホール導体を形成した後に、導体回路を形成していた。しかし、この方法では、導電性材料を充填した後に液ダレが生じてしまい、後に形成された導体回路との間に隙間が生じ、前記と同様に接続不良が生じるなどの問題があった。

【0005】 さらに、レーザ加工によってバイヤホールを形成した場合には、発生した絶縁性基板の屑や炭化物等の異物がバイヤホール内に残るため、これらを除去するための工程が余分に必要となり、生産効率の点で問題があった。また、異物を除去するために薬液を使用するため、絶縁性基板や導体回路の腐食等を防止することが必要となり、これらの材料は、薬液に対して十分な耐性を有するものでなければならない等の制限を受けていた。

【0006】 従って本発明の目的は、バイヤホール内に導電性材料が充填されたバイヤホール導体を有する回路基板において、バイヤホール導体の高導電性が安定に保持され、信頼性が高く、しかも不良品の発生を抑制して製造することが可能な回路基板及びその製造方法を提供することにある。

【0007】

【課題を解決するための手段】 本発明によれば、有機樹脂を含有する絶縁性基板と、該基板表面に形成された導体回路と、該絶縁性基板の所定位置に、導体材料が充填され、前記導体回路と電気的に接続されたバイヤホール導体とを具備している回路基板において、前記導体回路の前記バイヤホール導体との接続箇所に、バイヤホール導体よりも小径で且つ前記バイヤホールに連通する貫通孔が形成されていることを特徴とする回路基板が提供される。

【0008】 本発明によればまた、有機樹脂を含有する絶縁性基板表面に導体回路を形成し、該絶縁性基板の所定位置にバイヤホールを形成し、さらに前記導体回路の前記バイヤホールとの接続箇所に、前記バイヤホールよりも小径で且つ前記バイヤホールに連通する貫通孔を形成し、次いで前記バイヤホール内に導電性材料を充填することを特徴とする回路基板の製造方法が提供される。

【0009】 従来の回路基板では、絶縁性基板に形成さ

れたバイヤホールは導体回路によって完全に閉じられており、このバイヤホール内に導電性材料を充填することにより、導電性材料を導体回路と密着させ、導体回路との安定な導通を確保するというものであった。しかるに、このような回路基板では、バイヤホールの一方側端部が導体回路によって閉じられていたため、バイヤホールへの導体インクなどの導電性材料の充填に際し、バイヤホール中に空気等のガスがトラップされ、この結果として、導電性材料と導体回路との十分な密着が阻害され、或いは導電性材料中の空隙により、導電性の低下、接続信頼性の低下、さらには不良品の発生率が高くなる等の不都合を生じていたものと思われる。これに対して本発明によれば、導体回路にはバイヤホールに通じる貫通孔が形成されているため、バイヤホールへの導電性材料の充填に際し、バイヤホール中のガス抜きが有効に行われ、この結果として、導電性材料はバイヤホール中に密に充填され、しかも導体回路に良好に密着し、高導電性が安定に保持され、接続信頼性が極めて高く、さらに不良品の発生も有効に防止できるのである。

【0010】本発明において、上記の貫通孔は、バイヤホールよりも小径であることも重要である。即ち、貫通孔の径がバイヤホールよりも大きいと、バイヤホールへの導電性材料の充填に際し、該貫通孔からの導電性材料の抜けを生じてしまうからである。

【0011】また本発明において、レーザ光の照射によれば、バイヤホールの形成と貫通孔の形成とを同時に行うことができるので、工程の簡略化が可能となる。またレーザ光によって発生した屑や炭化物を貫通孔から排出できるため、バイヤホール中に発生する異物を除去するための格別の工程を設ける必要がなくなるという大きな利点もある。即ち、レーザ加工により発生した絶縁性基板の屑や炭化物等の異物は、例えば強制的に吸引することにより、バイヤホール内に滞留せず、貫通孔を介して放散される。このため、このような異物を除去する工程を設ける必要がないのである。さらに異物除去のために格別の薬液を使用する必要もないから、薬液による腐食の問題もなく、絶縁性基板や導体回路を構成する材料に格別の制限を受けることもないのである。

【0012】

【発明の実施の形態】本発明の回路基板の要部を拡大して示す図1(a)及び(b)において、この回路基板は、絶縁性基板1と、該基板上に形成されている導体回路2とから成っており、絶縁性基板1には、バイヤホール3が形成され、導体回路2には、バイヤホール3と通じる貫通孔4が形成されている。バイヤホール3内には、図示されていないが、導電性材料が隙間なく充填されており、この導電性材料の一部は、貫通孔4内にも入り込み、バイヤホール導体と導体回路との接続がより確実なものとなっている。

【0013】本発明において、貫通孔4は、バイヤホー

ル3よりも小径であれば、その形状に制限はなく、図1(a)に示す様に、バイヤホール3及び貫通孔4の何れもがほぼストレートに形成され、両者の間に明確な段差が形成されているような形状であってもよい。このような孔開けは、従来公知の方法で行うことができるが、一般にレーザ加工により、バイヤホール3及び貫通孔4の形成を行った場合には、図1(b)のような形状となる。

【0014】また上記の貫通孔の最小径dが、バイヤホールの平均径(最大径+最小径/2)Dに対して、1乃至50%の範囲に設定されていることが好ましい。この径dが1%よりも小さいと、バイヤホール3内への導電性材料の充填に際してエア抜きが有効に行われず、バイヤホール3内の導電性を安定に確保することができず、十分な接続信頼性を保持することが困難となり、また回路基板の製造に際して、不良品の発生率が高いものとなる傾向がある。逆に50%よりも大きいと、導電性材料が貫通孔4から抜け落ちるおそれがある。バイヤホール3の大きさに特に制限はないが、特に0.2mm以下の範囲にある場合に、本発明の利点が顕著なものとなる。

【0015】本発明において、絶縁性基板1に含まれる有機樹脂としては、従来から使用されているものは何ら制限なく使用することができる。一例を挙げると、エポキシ樹脂、B T レジン(ビスマレイミドトリアジン樹脂)等のトリアジン系樹脂、ポリブタジエン系樹脂、フェノール樹脂、フッ素系樹脂、ジアリルフタレート系樹脂、ポリイミド樹脂等がある。

【0016】また一定の強度を持たせるため、通常、上記の樹脂と共に無機質充填材や繊維状基材が使用される。無機質充填材としては、例えばシリカ(SiO₂)、アルミナ(Al₂O₃)、酸化ジルコニウム(ZrO₂)、ゼオライト、酸化チタン(TiO₂)、窒化アルミニウム(AlN)、炭化ケイ素(SiC)、チタン酸バリウム(BaTiO₃)、チタン酸ストロンチウム(SrTiO₃)、チタン酸カルシウム(CaTiO₃)、ほう酸アルミニウム等が代表的であり、これらは、平均粒径が20μm以下、特に10μm以下、最も好適には7μm以下で略球形であるのがよい。また平均アスペクト比が2以上、特に5以上の繊維状の粒子を使用することもできる。また繊維状基材としては、例えば紙、ガラス織布、ガラス不織布、テフロン等の合成繊維を挙げることができる。上述した樹脂と無機質充填材とは、体積比率で60:40乃至20:80の範囲で使用されるのがよく、また樹脂と繊維状基材とは、体積比率で60:40乃至40:60の割合で使用するのがよい。

【0017】また導体回路2を構成する導体としては、金、銀、銅、アルミニウム等の低抵抗金属、或いはその合金等が好適である。特に好ましいものは銅、又は銅を含む合金である。この導体回路2の厚みは、一般に、1

乃至 $100\mu m$ 、特に 5 乃至 $50\mu m$ の範囲がよい。

【0018】上述した本発明の回路基板は、例えば以下の方法によって製造される。先ず、前述した基板1を構成する樹脂から成る絶縁シートの表面に、導体回路形成用金属の箔、例えば銅箔を貼り付け、加圧接着する。加圧接着に際しては、上記樹脂の軟化点程度の温度に加熱するのがよい。次いで、公知のレジスト法等により、上記の金属箔をエッチングして所定のパターンの導体回路を形成する。例えば、金属箔の全面にフォトレジストを塗布し、所定パターンのマスクを介して露光を行い、現像後、プラズマエッチングやケミカルエッチング等により、非パターン部（フォトレジストが除去されている部分）の金属箔を除去し、次いで残存する保護層（フォトレジスト）を、適当なリノン液により除去することにより、導体回路が形成される。この場合、フォトレジストとしては、ネガ型、ポジ型の何れのものも使用することができます。勿論、上述した金属箔を用いてのフォトレジスト等により導体回路を形成する代わりに、スクリーン印刷等により、導体ペーストを所定のパターンで絶縁シート上に塗布することにより、導体回路を形成することも可能である。その他の方法としては、金属箔が接着された転写シートを用い、上記と同様にして導体回路を形成した後、この導体回路を絶縁シートに転写することもできる。

【0019】次に、絶縁シート及び導体回路にスルーホール及び貫通孔を形成する。これらの形成には、レーザ光の照射が有効であり、上記の絶縁シート側からレーザ光を照射することにより、所定の位置にバイヤホールと同時に貫通孔を形成することができる。レーザ光としては、特に制限されず、例えば炭酸ガスレーザ、YAGレーザ、エキシマレーザ等の周知のものを使用することができます。レーザ光の照射に際しては、貫通孔をバイヤホールよりも小径にするために、出力調整を行ってもよいが、通常、導体回路は絶縁シートに比してレーザ加工されにくいために、一定出力で照射した場合、導体回路には、バイヤホールよりも小さな貫通孔が形成されることになる。また、この工程を、絶縁シートを真空チャック等で固定しながら行うと、貫通孔を通じてレーザ加工による屑や炭化物等を容易に系外に排出することができる。

【0020】このように、小径の貫通孔が形成されるまでレーザ光の照射を行うことにより、この際に発生した絶縁性基板（シート）の屑や炭化物等の異物が、貫通孔を介して放散され、バイヤホール内に滞留しない。

【0021】上記の様にしてバイヤホール及び貫通孔を形成した後、バイヤホール内に、金、銀、銅、アルミニウム等の低抵抗金属、或いはその合金等の粉末と有機バインダーとの混合物から成る導体ペーストを、絶縁性シ

ート側から印刷法等のそれ自体公知の手段により充填する。この場合、バイヤホールに通じる貫通孔が形成されているため、上記の導体ペーストはバイヤホールの隅々まで充填され、バイヤホール内での空隙の形成が有効に防止される。この時に、絶縁シートを真空チャックで固定しておくと、バイヤホールの貫通孔側が減圧されるため、バイヤホール内のガス抜きと、導電性材料の充填とをより確実に行うことができる。

【0022】また必要に応じ、導体ペーストの充填後、不活性雰囲気中で加熱処理してバインダーを除去して、本発明の回路基板を得ることができる。この場合の加熱処理に際しては、バインダー除去後、同様にして作製した回路基板を複数層積層し、圧着及び加熱を行い、絶縁シートを構成する樹脂の完全硬化や、導体回路の接着を補強し、多層化することもできる。またバイヤホール内には、レーザ加工により発生した異物が残存していないため、薬液を用いての異物除去工程は全く必要がない。

【0023】

【実施例】

（実験例1～8）ポリイミド樹脂に、フィラーとして SiO_2 粉末を60体積%混合し、この樹脂組成物を用いてシート成形し、厚み $100\mu m$ の絶縁シートを作製した。この絶縁シートに、厚み $18\mu m$ の銅箔を $30\text{kg}/\text{cm}^2$ の圧力で貼り付けた。そして絶縁シートを真空チャックで固定しながら、絶縁シート側からビーム径 $20\mu m$ のYAGレーザ光を出力を変えて照射し、直径 $100\mu m$ のバイヤホールを形成し、同時に導体回路に貫通孔を形成した。各実験例における貫通孔の最小径dは、バイヤホールの平均径D（最大径+最小径/2）に対する割合（%）で表1に示した。尚、実験例1では、貫通孔は形成させなかった。次いで、平均粒径が $5\mu m$ のAgとCuの合金粉末にエチルセルロースバインダーを混合して成る導体ペーストを、印刷法により、上記バイヤホールに充填した。導体ペーストの充填後の基板を、窒素雰囲気中で $150^\circ\text{C} \times 2$ 時間の熱処理に付した後、 $50\text{kg}/\text{cm}^2$ で加圧しながら $250^\circ\text{C} \times 10$ 分間の熱処理を行い、目的とする回路基板を得た。

【0024】導体ペースト充填前におけるバイヤホール内の絶縁材料の屑や炭化物の有無を、光学顕微鏡で観察して判定した。また導体ペーストの充填状態を光学顕微鏡にて判定し、さらに各実験例毎に20枚の回路基板を作製し、4端子法による平均抵抗 ρ （Ω）測定により、評価した。またその不良品数を測定した。不良品の判定は、抵抗値が $5 \times 10^{-5}\Omega\text{cm}$ 以上の基板の個数をもって行った。以上の結果を表1に示す。

【0025】

【表1】

実験例	孔径比(%)	ρ (Ωcm)	不良数	基板屑／炭化物の有無 の有無	備 考
1	0	—	20/20	有／有	
2	1	8.0×10^{-6}	1/20	無／無	
3	5	7.5×10^{-6}	0/20	無／無	
4	10	6.1×10^{-6}	0/20	無／無	
5	30	8.3×10^{-6}	0/20	無／無	
6	50	5.7×10^{-6}	0/20	無／無	
7	70	7.1×10^{-5}	5/20	無／無	導体抜け落ち
8	90	7.7×10^{-5}	10/20	無／無	導体抜け落ち

【0026】(実験例9～16)ポリイミド樹脂に代えてBTレジンを用いた以外は、実験例1～9と全く同様にして回路基板を作製し、同様の評価を行った。結果を*

*表2に示す。

【0027】

【表2】

実験例	孔径比(%)	ρ (Ωcm)	不良数	基板屑／炭化物の有無 の有無	備 考
9	0	—	20/20	有／有	
10	1	8.2×10^{-6}	2/20	有／無	
11	5	8.0×10^{-6}	0/20	無／無	
12	10	7.7×10^{-6}	0/20	無／無	
13	30	6.4×10^{-6}	0/20	無／無	
14	50	5.1×10^{-6}	0/20	無／無	
15	70	5.9×10^{-5}	6/20	無／無	導体抜け落ち
16	90	7.9×10^{-5}	12/20	無／無	導体抜け落ち

【0028】(実験例17～24)BTレジンをガラスクロスに含浸し、この樹脂組成物を用いてシート成形し、厚み100 μm の絶縁シートを作製した。この絶縁シートに、実験例1と同様にして厚み18 μm の銅箔を貼り付けた。この基板を用いて実験例1～9と全く同様※

30※にして回路基板を作製し、同様の評価を行った。結果を表3に示す。

【0029】

【表3】

実験例	孔径比(%)	ρ (Ωcm)	不良数	基板屑／炭化物の有無 の有無	備 考
17	0	—	20/20	有／有	
18	1	8.5×10^{-6}	5/20	有／無	
19	5	7.9×10^{-6}	0/20	無／無	
20	10	6.6×10^{-6}	0/20	無／無	
21	30	7.2×10^{-6}	0/20	無／無	
22	50	5.9×10^{-6}	0/20	無／無	
23	70	8.1×10^{-5}	0/20	無／無	導体抜け落ち
24	90	6.8×10^{-5}	0/20	無／無	導体抜け落ち

【0030】

【発明の効果】本発明の回路基板は、バイヤホール内の隅々まで導体材料が充填されており、導体材料中に空隙

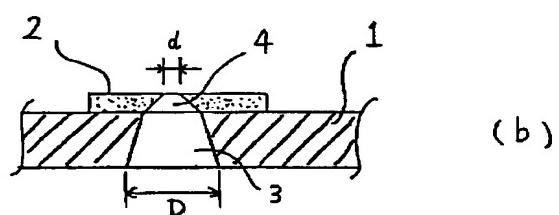
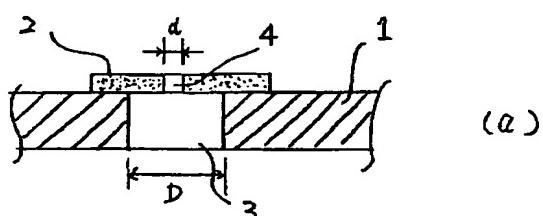
もなく、高導電性が安定に保持され、接続の信頼性が極めて高い。また本発明の製造方法によれば、レーザ加工によりバイヤホール中に発生する異物は、貫通孔を通し

て放散されるため、この異物を除去するための格別の工程、格別の薬液使用が全く必要がなく、しかも不良品をほとんど生じることがなく、生産性が極めて優れてい
る。

【図面の簡単な説明】

【図1】本発明の回路基板の要部を拡大して示す図。

【図1】



フロントページの続き

(72) 発明者 飯野 祐二

鹿児島県国分市山下町1-4 京セラ株式
会社総合研究所内

(72) 発明者 笹森 理一

鹿児島県国分市山下町1-4 京セラ株式
会社総合研究所内